

Construction of a Precision Noise Figure Measurement System

Rainer Bertelsmeier, DJ9BV
Hellmuth Fischer, DF7VX

(Part 1)

Abstract: The construction of a low cost precision noise figure indicator and a companion noise source is described. By using this amateur type equipment accurate measurements of noise figure can be carried out from 10 MHz to 10 GHz by using appropriate converters to the basic input frequency of 29 MHz of this equipment. Commercial noise sources can be used also because a standard 28 V output is provided. Total cost is less than 600 \$ for PANFI and noise source.

Kurzfassung: Es wird die Konstruktion eines kompletten Rauschmeßplatzes bestehend aus einem PANFI (Precision Noise Figure Indicator = Anzeige- und Steuereinheit) und einer Rauschquelle, die von 100 MHz bis 10 GHz funktioniert, beschrieben. Auch kommerzielle Rauschquellen sind anschließbar, so daß mit geeigneten Konvertern, die auf die Eingangsfrequenz von 29 MHz umsetzen, Rauschzahlmessungen im Bereich von 10 MHz bis 10 GHz vorgenommen werden können. Die Gesamtkosten betragen unter DM 1000,- für PANFI und Rauschquelle.

Contents

The article is divided in two parts, (1) and (2). The contents are:

1. Requirements (1)
2. Block Diagram and Modules (1)
3. Video & Logic (1)
4. Video Detector (1)
5. IF-Strip (2)
6. Power Supply & Wiring (2)
7. Noise Source (2)
7. First operation and alignment (2)
9. Measurement Procedures and Accuracy (2)

1. Requirements

The following requirements have been found to be worthwhile for an original design :

1. Design of a solid state noise source with selectable ENR of typical 4 dB or 14 dB for the frequency range of 100 MHz - 10 GHz with less than ± 0.5 dB ripple in ENR. Switching input is standard 28 V. Precision current regulator is built in. ENR accuracy ± 0.5 dB over a temperature range of 0 to 35 °C.

2. Design of a PANFI with

- Input Frequency : 29 MHz
- Bandwidth: 2 MHz

Technical Reports: Construction of a Noise Figure Measurement System by DJ2BY & DF7VX

- AGC-Range > 40 dB
- Input sensitivity < -70 dBm
- Display of 1/F and calibration of scale in dB gives expanded scale for interesting range of NF between 0 and 1 dB.
- Indicator Accuracy of better than 0.2 dB in the range of $0 \leq NF \leq 3$ dB
- Absolute Accuracy including source better than ± 0.5 dB for $0 \leq NF \leq 3$ dB
- Relative Accuracy including source better than ± 0.03 dB during minimum NF tuning of any GaAs-FET DUT with $S_{11} < 0.9$
- Standard 28 V output for noise source allows use of commercial noise sources
- Use of high (15.2 dB typ.) and low (5.2 dB typ.) ENR source must be possible. Instrument calibration range is 3 - 6 dB (LO) and 13-16 dB (HI).
- Lightweight (< 2 kg), small (250 x 80 x 180 mm standard cabinet) and inexpensive construction

These requirements have been achieved. That will be shown in chapter 9.

1. Anforderungen

Folgende Anforderungen wurden an das Gerät gestellt:

1. Entwicklung und Bau einer Halbleiter-Rauschquelle, die im Frequenzbereich von 100 MHz bis 10 GHz eine ENR von entweder 4 dB oder 14 dB liefert. Eine Präzisions-Stromquelle ist eingebaut, die mit dem Standard 28 V Signal geschaltet wird, das kompatibel mit den Geräten von HP oder AILTECH ist. Der Frequenzgang der ENR soll nicht mehr als $\pm 0,5$ dB betragen. Die Genauigkeit soll ebenfalls $\pm 0,5$ dB im Temperaturbereich von 0 bis 35 °C sein.
2. Konstruktion eines PANFI, dessen Design im vorigen Artikel beschrieben worden ist, mit folgenden Daten:
 - Eingangsfrequenz : 29 MHz
 - Bandbreite: 2 MHz
 - AGC-Bereich von 'AGC-Lock' bis 'Overload' : > 40 dB
'AGC-Lock' und 'Overload' werden durch LED angezeigt.
 - Eingangsempfindlichkeit < - 70 dBm
 - Die Anzeige von 1/F und die Eichung der Skala in dB ergibt Spreizung der Skala im interessierenden Bereich von 0...1 dB NF.
 - Anzeigegenauigkeit besser als $\pm 0,2$ dB
 - Absolute Meßgenauigkeit einschließlich Quelle besser als $\pm 0,5$ dB für einen NF von 0...3 dB
 - Relative Meßgenauigkeit einschließlich Quelle besser als $\pm 0,03$ dB bei Rauschminimum-Abgleich für einen NF von 0...3 dB und einen GaAs-FET Verstärker mit $S_{11} < 0,9$.
 - Standard 28 V Schaltausgang erlaubt Benutzung von kommerziellen Rauschquellen von HP und AILTECH.
 - Sowohl 15,2 dB ENR als auch 5,2 dB ENR Rauschquellen müssen geeicht werden können. PANFI hat zwei Eichbereiche:HI für ENR von 13...16 dB und LO für ENR von 3...6dB.
 - DER PANFI muß leicht (< 2 kg), klein (250x80x180 mm) und preiswert (< DM 1000,-) sein.

Alle diese Forderungen konnten erfüllt werden. Das wird in Kapitel 9 eingehend erläutert.

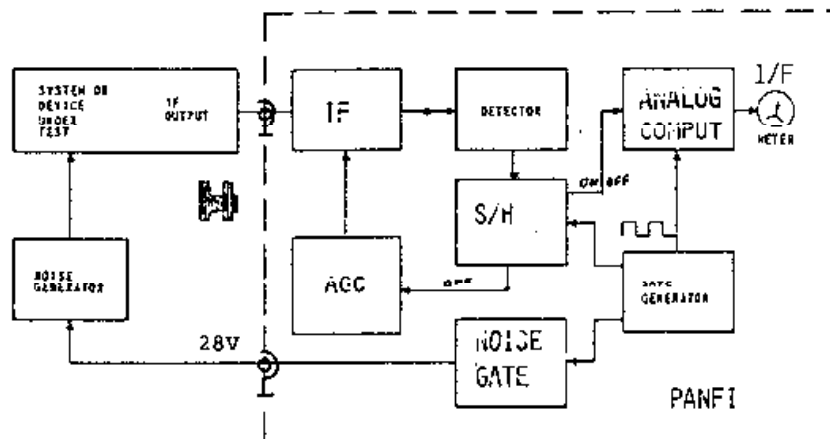
2. Block Diagram and Modules

Figure 1 shows the main modules of the PANFI: Power Supply, Video&Logic Board, Video Detektor,

Technical Reports: Construction of a Noise Figure Measurement System by DJ9BV & DF7VX

IF-Strip and Noise Source. The noise signal from the input jack (Type N) is routed to the IF-Strip,

Figure 1/Bild 1: Block Diagram



amplified by 90 dB and fed into the video detector. After conversion of the IF-noise power to a video voltage (Bandwidth > 500 kHz) the output of the detector is DC-coupled to the Video&Logic board, where it is stored and converted into a indication of NF or ENR. The video&logic supplies all necessary logic signals for switching the noise source and the sample&hold amplifiers. Also the AGC-voltage is generated and fed back to the IF-strip. The power supply provides regulated out-

put for + 15 Volts and 32 Volts for the noise source gate.

2. Block Diagramm und Module

Bild 1 zeigt das Blockschaltbild des PANFI, der aus dem ZF-Teil, dem Video-Detektor, dem Video&Logik Teil, dem Netzteil und der Rauschquelle besteht.

Die Rauschleistung des DUT wird von der Eingangsbuchse auf das 2 MHz breite ZF-Teil geführt, dort 90 dB verstärkt und dann im Video-Detektor mit einer Bandbreite von > 500 kHz gleichgerichtet. Der Ausgang des Detektors gelangt mit Gleichspannungskopplung an das Video&Logik Teil, wo die Anzeigeschaltung für die Anzeige von NF oder ENR je nach Betriebsart sorgt. Dort ist auch die Takterzeugung für die Rauschquelle und die Abtast/Halte-Verstärker sowie die Erzeugung der AGC, die auf das ZF-Teil zurückgeführt wird. Das Netzteil erzeugt geregelte Spannungen von + 15 Volt und 32 Volt für den Rauschquellen-Taktkreis.

3. Video&Logic

A block diagram for the video&logic board is shown in figure 2. There its easy to identify the principal subcircuits: sample/hold circuit, noise figure computation circuit, PI-servo circuit, input limit circuit, logic circuit and noise source gate. Figure 3 shows the circuit diagram. Component list C1 (Stückliste) provides values for the different parts in the circuit diagram.

Das Block Diagramm für das Video&Logik Board ist in Abbildung 2 zu sehen. Darin sind folgende Unter-Baugruppen: Sample/Hold, Analogrechner, PI-Regler, Eingangs-Überwachung, Logik und Rauschquellen-Ansteuerung.

3.1 Sample/Hold Circuit

The two sample/hold-amp's IC1, IC2 (LF398) sample the video voltage during the second half of the ON- and OFF-phase respectively and hold during the other time. The combination R22/C2 and R25/C5 allow the storage of the mean value of video voltage instead of the normal peak value storage. Output of the sample/hold circuit is at TPon (Testpoint) and TPoff (Testpoint). In calibrate mode (S1 closes point 6 and 8) IC1 is switched from the Ton signal to the Toff signal. So both sample/hold amps store

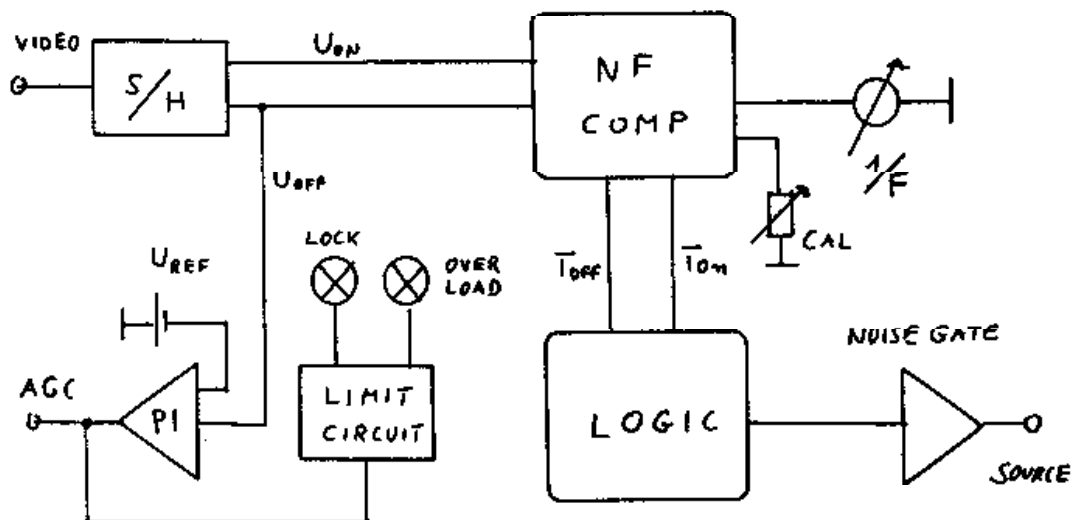
Technical Reports: Construction of a Noise Figure Measurement System by DJ9BV & DF7VX

the Off-Voltage during this mode. Typical values for U_{off} are 1.235 Volts and $U_{on} = 2.1$ maximum for ENR-LO and 5.7 V for ENR-HI, if PANFI is in AGC-LOCK.

3.1 Sample/Hold

Zwei IC (IC1, IC2) bilden die Sample/Hold Funktion, um U_{on} und U_{off} zu speichern. Dazu werden sie jeweils in der zweiten Hälfte der ON- bzw. OFF-Phase auf Sample und dann auf Hold geschaltet. Damit

Figure 2/Bild 2: Video&Logic Block Diagram



liegen an T_{Pon} und T_{Poff} jeweils U_{on} und U_{off} an. Durch die RC-Glieder $R22/C2$ und $R25/C5$ werden die arithmetischen Mittelwerte der Eingangs-Videospannung gebildet. Im 'CALIBRATE' Modus bekommt auch IC1 das T_{off} Schaltsignal, so daß dann an seinem Ausgang auch U_{off} anliegt. Typische Werte für U_{off} sind 1.235 Volt und für U_{on} 2.1 Volt für ENR-LO und 5.7 Volt für ENR-HI, falls der PANFI im 'AGC-LOCK' Zustand ist.

3.2 Noise Figure Computation Circuit

The computation circuit is compromised by IC3 (LT1014), IC4 (LT1013) and IC7 (RC4200A). In 'AUTO' mode all Op-Amp's have gain 1 and function as inverters or inverting adders. IC3a inverts U_{on} and IC3d adds this voltage with U_{off} , which produces $(U_{on} - U_{off})$ at TP1. Similarly the chain IC3b and IC3c generate $U_{on} + U_{off}$ at TP2. During 'CALIBRATE' mode the gain of inverter IC3a is set to 1.73068 for ENR-LO and to 4.5774 for ENR-HI. Because of different clocking of IC1, U_{off} appears at T_{Pon} and the computation circuit generates 0.73068 times U_{off} at TP 1 and 2.73068 times U_{off} at TP 2 for S2 in position ENR-LO. The product of both is obviously 1.99525, which is equivalent to exactly 3 dB. A similar function generates the correct value for ENR-HI. IC7 (RC4200A) functions as a divider circuit. Its output is $X \text{ times } Y/Z$. The output amplifier IC4b (LT1013) converts the output current to voltage and serves as a first order lowpass filter with a cutoff of 0.5 Hz. That smoothes the indication of noise figure to ± 0.05 dB variation in the interval of 0...1 dB NF. P4 allows preset of F.S. indication for ENRmin. Ten turn pots E1 and E2 serve as an operator calibration control for the 'CALIBRATE' mode for HI- and LO-ENR respectively.

Technical Reports: Construction of a Noise Figure Measurement System by DJ9BV & DF7VX

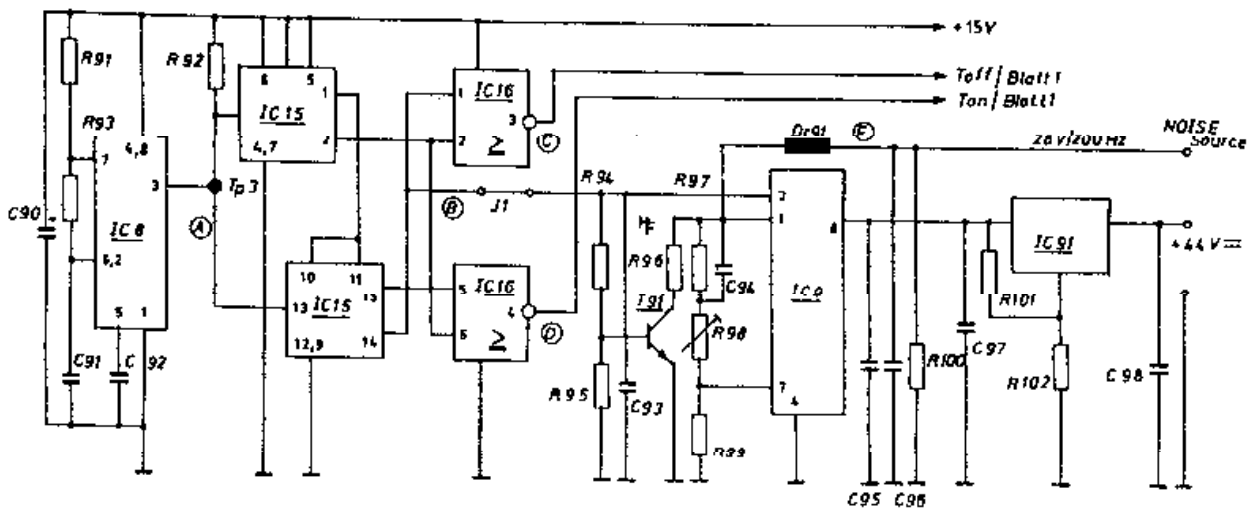
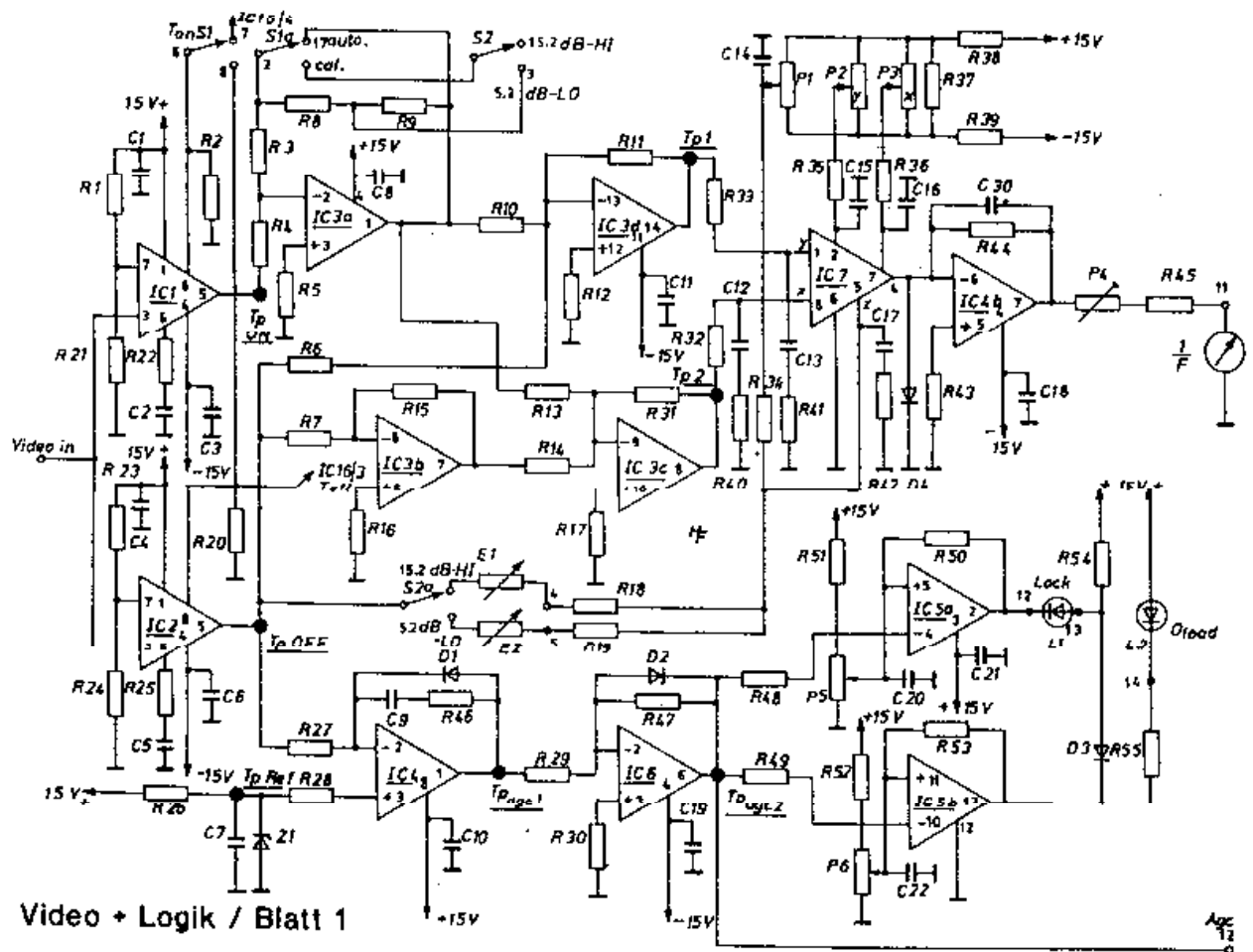
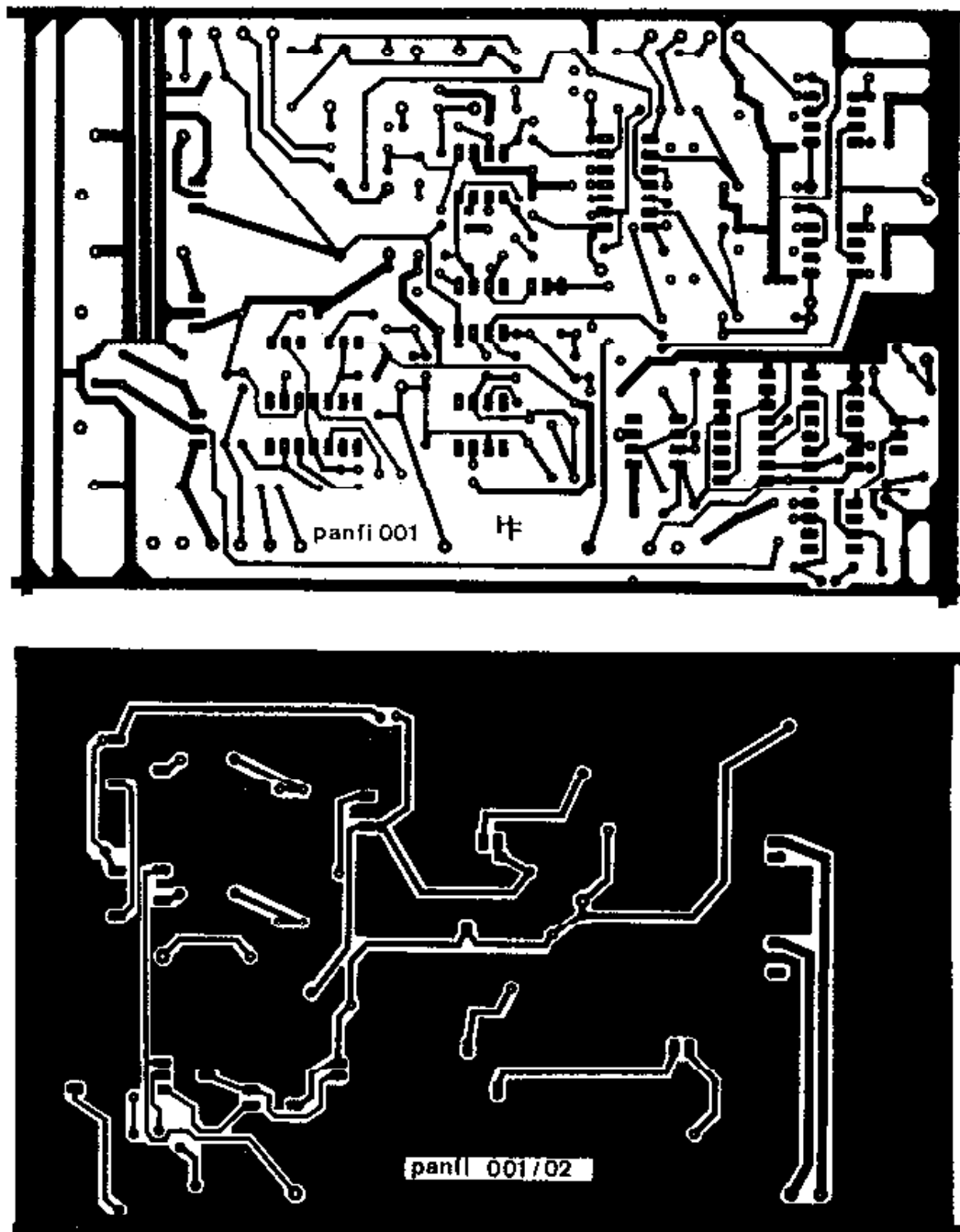


Figure 3/Bild 3: Circuit Diagram Video&Logic

Figure 4/Bild 4: PCB Layout Video&Logic



3.2 Analogrechner

Der Analogrechner zur Ermittlung von $1/F$ aus den Spannungen U_{on} und U_{off} besteht aus den ICs IC3, IC4 und IC7. Im 'AUTO' Modus des PANFI (Messen) haben alle OPs Verstärkung 1 und fungieren als Inverter bzw. als invertierende Addierer. IC3a invertiert U_{on} und IC3d addiert dazu U_{off} . Das ergibt $U_{on} - U_{off}$ am Testpunkt TP1. Analog bilden IC3b und IC3c die Spannung $U_{on} + U_{off}$ am Testpunkt TP2. Im 'CALIBRATE' Modus (Eichen) wird die Verstärkung des Inverters IC3a auf 1,73068 (ENR-LO) oder 4,5774 (ENR-HI) umgeschaltet. Da nun IC 1 an TPon die Spannung U_{off} liefert, erscheinen an TP1 0,73068 mal U_{off} und an TP2 2,73068 mal U_{off} . Das Produkt von beiden ist 1.99525 mal U_{off}

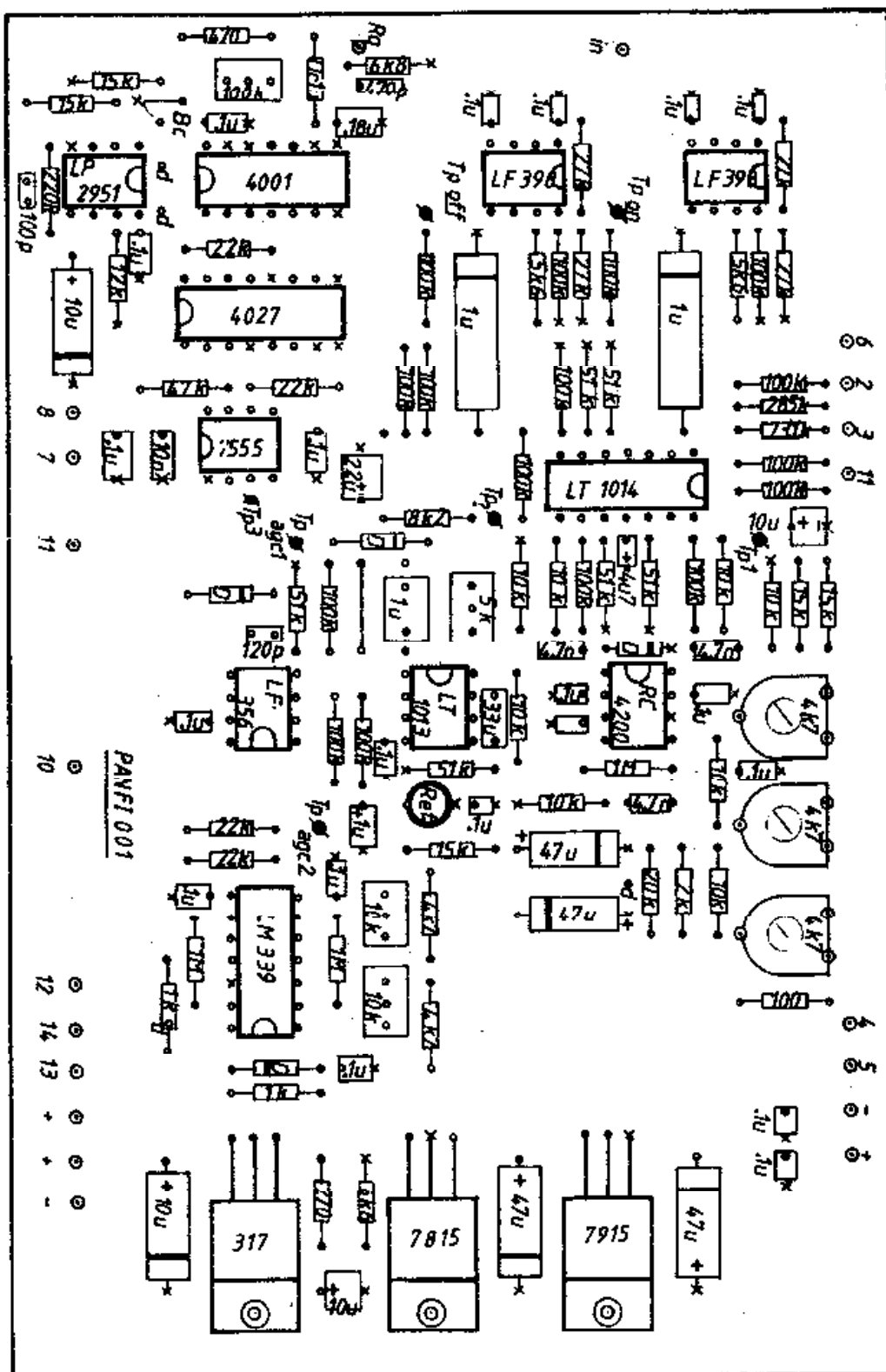


Figure 5/Bild 5: Component Layout Video&Logic

Component List/Stückliste Video&Logic

C 1,3,4,6,7,8,10,11,14,15,16,18,19,20,21,22, 0.1 uF
 C 2,5 1 uF (MKL)
 C 9 1 uF
 C 12,13,17 4n7
 C 30 33 uF/ 25 V (Tant)

sowie Elektolyt/ Tantal Kondensatoren die auf dem Bestückungsplan zu finden sind. (Verblockung der Betriebsspannungen)
 (4 x 47 uF, 10 uF, 2.2 uF, 4.7 uF;)

Alle Widerstände 1 % Metallfilm

R 1,21,23,24,	27 K		
R 2,3,4,6,7,10,11,13,14,15,20,27,28,29,47,31,	100 K		
R 5,12,16,17,30,	51 K		
R 8	270 K +15 K		
R 9	68 K + 5 K 1		
R 18	2 K		
R 19	20 K		
R 22,25,	5 K 6	L 1	Led (grün)
R 26,38,39,	15 K	L 2	Led (rot)
R 32,33,35,36,40,41,42,44,	10 K		
R 34,50,53,	1 M	P 1,2,3	4 K 7 (liegend)
R 37	200 E	P 5,6	10 K (10g steh.)
R 43	5 K 1	P 4	5 K (10g steh.)
R 45	8 K 2		
R 46	10 E	IC 1,2,	LF 398 H (N)
R 48,49,	22 K	IC 3	LT 1014 DN
R 51,52,	4 K 7	IC 4	LT 1013 CN
R 54,55,	1 K	IC 5	LM 339 N
		IC 6	LF 356 DP
E 1 10 Gang Poti	2 K	IC 7	RC 4200 AN
E 2 10 Gang Poti	20 K		
		Z 1	LT 1004 AD 589 J
D 1,2,3,4,	1N 4148		

mal U_{off}, was genau 3 dB entspricht. Analog dazu wird der richtige Y-Faktor für ENR-HI generiert. IC7 (RC4200A) ist ein Dividierer, der die Funktion X mal Y/Z bildet. Am Ausgang ist der Stromkonverter IC4b mit integriertem Tiefpass mit einer Grenzfrequenz von 0,5 Hz angeordnet. Damit fließt durch das Drehspulinstrument ein Strom, der proportional 1/F ist. Die Zeigerunruhe ist mit dem Tiefpass auf ± 0.05 dB bei einem Meßwert von 0...1 dB festgelegt. Die Einstellzeit ist ungefähr 1 Sekunde. P4 ist zum Voreinstellen des Skalenvollausschlages für den 'CALIBRATE' Modus vorgesehen. Zwei Zehn-Gang-Potentiometer E1 und E2 sind als Bedienelemente für die ENR-Eichung in Stellung HI bzw. LO eingesetzt.

3.3 PI-Servo

The PI-Servo cares for U_{off} being constant over an 80 dB IF-input range and is compromised from IC4a as an integrator and IC6 as an inverter for positive going AGC. A very precise and stable reference voltage (1.235 V) is produced by band-gap source Z1 (AD589J). The current U_{off} voltage from TP_{off} is input to the integrator and provides servo function through the AGC-IF-Amplifier. C9 and R27 are chosen in respect to a measurement repetition rate of 400 Hz. Because of a PI-servo-circuit the deviation of U_{off} from U_{ref} is virtually zero during AGC-LOCK. This has been proved over an input range of 80

Technical Reports: Construction of a Noise Figure Measurement System by DJ9BY & DF7VX

dB to the IF-Amp. Overshoot during turn-on is less than 10 percent for a 40 dB input step. That indicates stable servo function.

3.3 PI-Regler

Der PI-Regler sorgt dafür, daß Uoff an TPoff über einen Eingangsleistungsbereich von 80 dB am ZF-Eingang des PANFI konstant gehalten wird. Er besteht aus IC4a als Integrator mit R27 und C9, sowie IC 6 als Inverter, damit die AGC für das ZF-Teil positive Polarität bekommt. Die Sollgröße für den Regler wird von einer hochpräzisen und hochstabilen 'Band-Gap' Referenz Z1 (AD589J) geliefert und beträgt 1,235 V. Die Istgröße wird mit Uoff an TPoff abgegriffen. C9 und R27 sind für eine Abtastfrequenz von 400 Hz ausgelegt. Die Abweichung zwischen Uoff und Uref ist im Dynamikbereich der AGC von ca. 80 dB praktisch Null. Überschwingen ist geringer als 10 % für einen Eingangssprung von 40 dB. Das zeigt, daß der PI-Regler stabil arbeitet.

3.4 Input Limit Circuit

IC5a and IC5b function as a window discriminator, which operates on the AGC-voltage. During alignment the minimum and maximum AGC-voltages are defined through P5 and P6. By these means the minimum and maximum input power to the PANFI are defined and indicated to the operator through LEDs L1 and L2.

3.4 Eingangsüberwachung

Die Eingangsüberwachung (IC5) besteht aus einem Fensterdiskriminator, der die AGC-Spannung auf Minimum und Maximum überwacht. Das wird durch die LEDs L1 und L2 angezeigt. Damit wird der zulässige Pegel am Eingang des PANFI festgelegt.

3.5 Logic Circuit

Astable multivibrator IC8 generates 1600 Hz basic clock pulse. J-K FFs in IC15 function as 1:4 divider and generate out of phase clock pulses with a rate of 400 Hz for noise gate and for Sample/Hold-Circuit clock Ton and Toff. Ton and Toff are out of phase and blanked for the first half of ON- or OFF interval via NOR-Gate IC16. That's important for avoiding false triggering of the S/Hs on spikes in noise sources and/or IF-circuits.

3.5 Logik

Der astabile Multivibrator IC8 erzeugt einen 1600 Hz Impulsfolge, die über IC15 um 4 geteilt wird und die Steuerung der Rauschquellen-Ansteuerung sowie der Sample/Hold-Schaltungen über Ton und Toff besorgt. Ton und Toff werden über das NOR-Gatter in der ersten Hälfte der ON- bzw. OFF-Zeit ausgetastet, um Einschwingvorgänge der Rauschquelle fernzuhalten. Die Austastzeit beträgt 0,625 msec.

3.6 Noise Gate

The noise gate circuit has the purpose to provide a switched voltage of precisely 28 Volts during the ON-phase. The accuracy of the 28 Volt level is important for some noise sources, which don't have an inbuilt precision current regulator. This is performed by the switchable voltage regulator IC9 (LP2951C). Output voltage is settable by R98. Transistor T91 cares for fast turn off. IC91 (LM317HV) acts as a preregulator from 50 Volts input down to 32 Volts.

3.6 Rauschquellen-Ansteuerung

Die Rauschquellenansteuerung dient dazu, eine exakte Spannung von genau 28 Volt für die Rauschquel-

le während der ON-Phase zu liefern. Diese Spannung muß deswegen so genau sein, weil sich einige kommerzielle Rauschquellen darauf 'verlassen', daß die Spannung genau ist, da sie keine interne Stromquelle benutzen, um die ENR-Calibration einzuhalten. Diese Aufgabe erledigt die schaltbare Spannungsquelle, die mit IC9 (LP2951C) bestückt ist. Die Ausgangsspannung ist mit R98 justierbar. T91 sorgt für schnelle Abschaltung der Rauschquellen-Spannung. IC91 (LM317HV) dient als Vorregler von 50 auf 32 Volt.

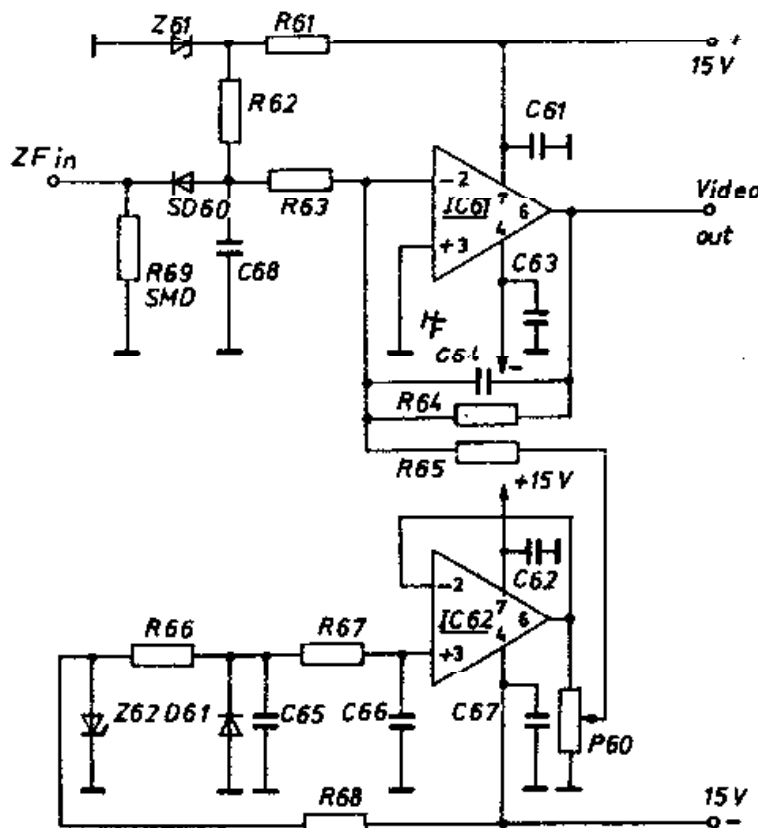
4. Video Detektor

Circuit of the video detector is shown in figure 6. Purpose of the circuit is, to rectify the 29 MHz IF-Signal from the IF-Strip with an exact linear relation, i.e. $U_{\text{video}} = \text{SQRT}(P_{\text{if}})$. IF-signal is rectified by schottky-diode SD60 (HP5082-2800) and further processed by fast OP-Amp IC61 (LF356). Bandwidth is shaped by C68 and C64 to about 500 kHz. Linear operation of schottky-detector is forced by a small bias current of 15 uA, which is delivered by R62 from stabilized vol-tage from Z61. Offset voltage compensation is done by temperature reference D61 and subtraction of this voltage through R65. Zero adjustment can be performed by P60. To reduce requirements to output capability of IF-strip, a DC-gain of 3 is provided by IC61. PCB-Layout is shown in figure 7, component layout in figure 8.

4. Video Detektor

Die Aufgabe des Video-Detektors ist es, die ZF-Spannung über einen Bereich von mindestens 20 dB linear gleichzurichten. Das besorgt die mit einem kleinen Ruhestrom von ca. 15 uA vorgespannte Schottky-Diode SD60 (HP5082-2800). IC61 verstärkt die Video-Spannung um 3 und begrenzt über C68 und C64 die Video-Bandbreite * auf 500 kHz. Der Ruhestrom für SD60 wird über R62 von der Zenerspannung Z61 abgeleitet. Die Vorspannung der Diode von ca. 0,25 Volt wird durch Subtraktion einer temperaturabhängigen Spannung von IC62 über das Nullabgleich-Poti P60 und R65 kompensiert. Die Spannung kommt von der Si-Diode D61, die als Temperaturfühler dient. Das Layout der gedruckten Schaltung zeigt Bild 7, der Bestückungsplan liegt in Bild 8 vor. Die Stückliste ist in Bild 9. Teil 2 der Baubeschreibung kommt in DUBUS 3/90.

Figure 6/Bild 6: Video Detektor Circuit Diagram



* auf 500 kHz. Der Ruhestrom für SD60 wird über R62 von der Zenerspannung Z61 abgeleitet. Die Vorspannung der Diode von ca. 0,25 Volt wird durch Subtraktion einer temperaturabhängigen Spannung von IC62 über das Nullabgleich-Poti P60 und R65 kompensiert. Die Spannung kommt von der Si-Diode D61, die als Temperaturfühler dient. Das Layout der gedruckten Schaltung zeigt Bild 7, der Bestückungsplan liegt in Bild 8 vor. Die Stückliste ist in Bild 9. Teil 2 der Baubeschreibung kommt in DUBUS 3/90.

* Anmerkung: Der Ausdruck Video wird gebraucht, obwohl ja ein Rauschsignal und kein Bildsignal vorliegt, um zu charakterisieren, daß die Ausgangsspannung alle

Anteile von DC bis 500 KHz enthält, was für die Funktion der weiteren Auswerteschaltung wichtig ist.

Figure 7/Bild 7: PCB of Video Detektor

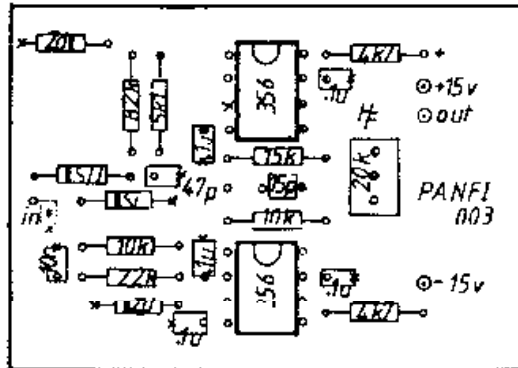


Figure 8/Bild 8: Comp. Layout of V.-Det

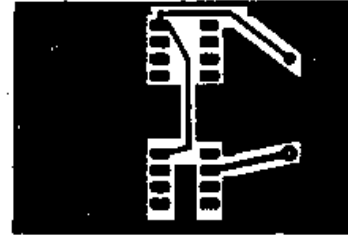
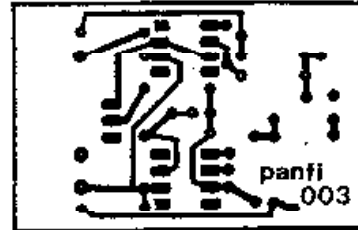


Figure 9/Bild 9: Parts List/Stückliste Video Detektor

C 61, 62, 63, 66, 67,	0.1 uF ()	SD 60 z.b. Hp 5082-2800
C 64	15 pF (EDPU)	Z 61, 62 ZPD 5.6
C 65	10 nF (EDPU)	D 61 1N4148(S1)
C 68	47 pF (EDPU)	IC 61, 62 LF 356(D1p)
R 61, 68	4K7 (M-Film)	P 60 20K (10gang)
R 62	82k *	Gehäuse weissblech,
R 63	5K1 *	2 stck. Durchführungs Cs
R 64	15K *	1 stck. Printplatte
R 65, 67	10K *	
R 66	22K *	
R 69	51E (SMD)	

Parts-List see above.

To be continued: Part 2 of description in DUBUS 3/90 will cover the next part of construction and overall performance data.